

Apparatus and method for measuring modulation accuracy

Patent Number: US6263028
Publication date: 2001-07-17
Inventor(s): NAGANO MASAO (JP)
Applicant(s): ADVANTEST CORP (US)
Requested Patent: JP10023086
Application Number: US19970882347 19970625
Priority Number(s): JP19960171057 19960701
IPC Classification: H03D3/22; H04L27/22
EC Classification: H04L27/00
Equivalents:

Abstract

A digitized quadrature detected output of a sampling rate $R (=16R_s$, where R_s is the symbol rate) from a quadrature detector is subjected to FFT processing and the frequency of the peak power spectrum of the FFT output is detected. Then, a frequency error Ω_{01} between the frequency of the peak power spectrum and a standardized value is calculated and the frequency error Ω_{01} of the detected output is corrected. The corrected output is decimated by a filter to a signal of a sampling rate $4R_s$, which is input into an estimate part, wherein a clock phase is calculated which minimizes variance of the amplitude of the input sample data and a frequency error Ω_{02} is computed from a deviation of the signal point of the input sample data from a standardized angle value of the signal. The frequency error Ω_{02} of the output from the filter is corrected, then a clock delay of the corrected output is corrected, and the corrected output is converted by decimation to a signal of a sampling rate R_s , from which an ideal signal is derived and used to calculate modulation accuracy parameters in the same manner as in the prior art

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-23086

(43) 公開日 平成10年(1998) 1月23日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 27/18			H 0 4 L 27/18	A
27/00			27/00	A

審査請求 未請求 請求項の数 7 O L (全 7 頁)

(21) 出願番号 特願平8-171057

(22) 出願日 平成 8 年 (1996) 7 月 1 日

(71) 出願人 390005175

株式会社アドバンテスト

東京都練馬区旭町 1 丁目 32 番 1 号

(72) 発明者 長野 昌生

東京都練馬区旭町 1 丁目 32 番 1 号 株式会
社アドバンテスト内

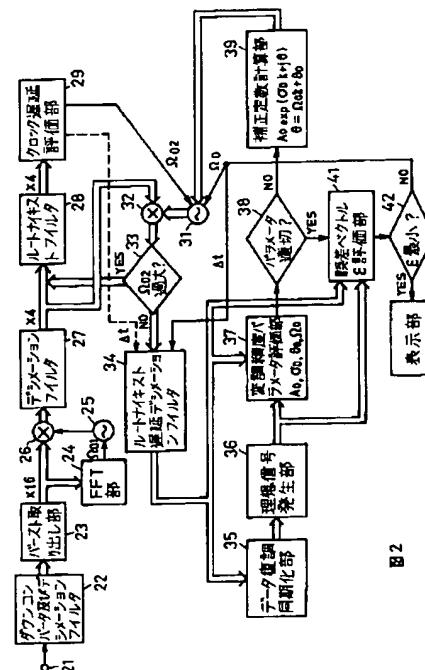
(74) 代理人 弁理士 草野 卓 (外 1 名)

(54) 【発明の名称】 変調精度測定装置

(57) 【要約】

【課題】 演算時間を短縮する。

【解決手段】 22からのサンプリングレート $R (= 1/6R_s; R_s$ はシンボルレート)のデジタル化された直交検波出力がFFTされ、そのピーク電力周波数を求め、規格より周波数誤差 Ω_{01} を求め(24)、その Ω_{01} を前記検波出力に対し補正をし(25、26)その補正出力を R が $4R_s$ に間引し(27)、フィルタ28を通して評価部29に入力し、その入力サンプルデータの振幅の分散が最小となるクロック位相を求め、かつ信号点の角度ばらつきから周波数誤差 Ω_{02} を求め、フィルタ27の出力に対し Ω_{02} の補正を行い(31、32)その補正出力に対し、クロック遅延を補正し、かつ R を R_s とし(34)、この出力で理想信号を作り、従来と同様に変調精度パラメータを演算する(37、41)。



【特許請求の範囲】

【請求項1】 デジタルデータで直交変調された変調波信号をAD変換し、

そのAD変換された信号を直交検波し、

この直交検波出力から変調データを復調し、

その復調データから理想変調信号を発生し、

この理想変調信号と受信変調信号とから変調信号の変調精度パラメータを求める変調精度測定装置において、

上記直交検波出力を、測定に必要とするほぼ最小限のサンプリングレートに変換するデシメーション手段と、

そのデシメーション手段の出力から分散法によりクロック遅延量を検出するクロック遅延評価手段と、

上記検出したクロック遅延量を上記直交検波出力に対して補正して上記復調データを得るための信号を得る遅延補正手段とを具備することを特徴とする変調精度測定装置。

【請求項2】 上記直交検波出力を高速フーリエ変換して概略の周波数誤差を求める手段と、上記求めた周波数誤差を上記直交検波出力に対して補正して上記デシメーション手段へ供給する手段とを具備することを特徴とする請求項1記載の変調精度測定装置。

【請求項3】 上記クロック遅延評価手段で上記直交検波出力の周波数誤差を検出する手段と、この検出された周波数誤差だけ上記デシメーション手段の出力に対して補正して上記遅延補正手段へ供給する上記第2周波数誤差補正手段とを具備することを特徴とする請求項2記載の変調精度装置。

【請求項4】 上記クロック遅延評価手段における検出周波数誤差が所定値以下になるまで上記第2周波数誤差補正手段による補正を繰返す手段とを含むことを特徴とする請求項3記載の変調精度測定装置。

【請求項5】 上記クロック遅延評価手段は上記検波出力のIQ面上での原点のずれを検出する手段と、その検出した原点のずれを上記デシメーション手段の出力に対して補正し、上記遅延補正手段へ供給することを具備することを特徴とする請求項2又は3記載の変調精度測定装置。

【請求項6】 上記遅延補正手段はシンボル点のみのデータを出力するデシメーションする手段を含むことを特徴とする請求項1乃至5の何れかに記載の変調精度測定装置。

【請求項7】 上記遅延補正手段の出力信号と上記理想信号とから誤差ベクトルを求める手段と、上記遅延補正手段に対するクロック遅延量を測定値ずらして、上記誤差ベクトルを求めることを繰返してその誤差ベクトルの最小になる上記クロック遅延量を求め、その時の変調精度パラメータを出力する手段とを有することを特徴とする請求項1乃至6記載の変調精度測定装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明はデジタルデータによるPSK、DPSK、QAM、GMSなど直交変調された変調波信号における送信器利得 A_0 、ドロープファクタ（シンボル当たりの振幅変化量） σ_0 、周波数エラー Ω_0 、位相誤差 θ_0 、IQ原点オフセット B_0 などの変調パラメータを測定する装置に関する。

【0002】

【従来の技術】従来のこの種の装置は、特願平5-12304号明細書、特願平5-12305号明細書などに示されている。これらの装置において、入力変調波信号は中間周波数に変換された後、中間周波信号に変換され、その中間周波信号をデジタル信号に変換してデジタル処理により変調精度の測定が行われている。そしてその変調波信号におけるシンボルと、そのシンボルを測定するためのシンボルクロックとの位相差、いわゆるクロック遅延を、前記デジタル信号に変換された中間周波信号をシンボル周期にてDFT（離散的フーリエ変換）して求め、その求めたクロック遅延に応じて補間フィルタにより前記中間周波信号をデジタル処理して補正していた。

【0003】

【発明が解決しようとする課題】従来においてはクロック遅延を中間周波信号をDFTして求めているため、所要の精度のものを得るためには中間周波信号のサンプリングレートを十分高いものとする必要があり、例えばサンプリングレートは1MHz程度であった。このように高いサンプリングレートであったため、AD変換された中間周波数信号を中間周波帯域フィルタを通過させるためのデジタルフィルタ処理に長い時間がかかり、この時間は変調精度測定装置の全所要測定時間中の約3分の1を占めるという長いものであった。

【0004】

【課題を解決するための手段】この発明によればデジタル信号とされた直交検波出力は測定に必要とするほぼ最小限のサンプリングレートにデシメーション手段で変換される。つまり直交検波出力であるベースバンド信号の周波数帯域幅の2倍以上、設計余裕などを考慮すると4倍程度のサンプリングレートとする。このデシメーション手段の出力からクロック遅延評価手段により、分散法を用いてクロック遅延量が検出され、その検出されたクロック遅延量だけ、直交検波出力に対して遅延補正手段により補正されて復調データを得るための信号が得られる。

【0005】直交検波出力は高速フーリエ変換され、その変換結果から、おおよその周波数誤差が求められ、その求めた周波数誤差だけ上記直交検波出力が補正されて上記デシメーション手段へ供給される。クロック遅延評価手段でその入力直交検波出力の周波数誤差も検出され、その検出された周波数誤差がデシメーション手段の出力に対して第2周波数補正手段により補正され、その

補正された出力が上記遅延補正手段へ供給される。

【0006】クロック遅延評価手段による検出周波数が所定値以下になるまで上記第2周波数補正手段により補正された信号はクロック遅延評価手段へ繰返し戻される。クロック遅延評価手段は検波出力のI/Q面上での原点オフセットも検出され、その検出原点オフセットの補正が直交検波出力に対してなされて遅延補正手段へ供給される。

【0007】上記遅延補正手段は、シンボル点のデータのみを出力するデシメーション手段も含まれる。遅延補正手段の出力信号と理想信号とから誤差ベクトルが演算され、遅延補正手段の補正遅延量をわずかならずして誤差ベクトルを求めることが繰返され、誤差ベクトルが最小となるように前記補正遅延量をわずかならずすることが行われる。

【0008】

【発明の実施の形態】この発明の実施例を図面を参照して説明する。図1に高周波デジタル変調波信号をデジタル信号処理する一般の構成を示す。入力端子11からのデジタルデータにより例えばDQPSK変調された高周波変調波信号はダウンコンバータ12により中間周波信号に変換され、この中間周波信号はAD変換器13において中間周波数の4倍のサンプリング周波数で標本化されてデジタル値に変換される。このデジタル信号は直交検波器14で中間周波数と同一又はこれに近い周波数の正弦波信号と与弦波信号が乗算され、その各乗算出力が低域通過フィルタ15にそれぞれ通され、同相成分信号Iと直交成分信号Qとのベースバンド信号が取出され、デジタル信号処理器16に入力されると共にメモリ17₁、17₂に記憶される。

【0009】デジタル信号処理器16により復調、変調解析などの処理を行うが、その処理の機能構成を図2に示す。入力端子21から図1中のAD変換器13の出力が周波数変換デシメーションフィルタ22に入力され、ベースバンド信号に変換されると共に、デシメーションフィルタにより適当なサンプリングレートに落とされる。この部分は図1中の直交検波器14及び低域通過フィルタ15の部分に相当するが、直交検波器14及び低域通過フィルタ15の構成として専用のハードウェアが市販されている。この出力は図に示していないが一旦メモリに格納される。またこの出力のサンプリングレートはこの例では、シンボルレートの16倍としている。

【0010】このベースバンド信号からバースト検出部23によりバースト部分が取出され、このバースト信号はフーリエ変換部24により複素フーリエ変換がなされて周波数誤差が求められる。つまり入力I、Q信号を複素高速フーリエ変換(FFT)して周波数領域における電力分布の中心点の周波数を求める。これは例えばパワースペクトラムの全電力 P_t を求め、低域側の全電力が $P_t \times 0.005$ 以上となる周波数 f_1 と、高域側の全

電力が $P_t \times 0.005$ 以上となる周波数 f_2 との中点周波数を搬送周波数とする。この搬送周波数の規格に対するずれ Ω_{01} を求める。信号発生器25から補正信号 $\exp(j\Omega_{01}t)$ をフィルタ部22の出力I、Q信号に乗算器26で乗算して周波数誤差の補正を行う。このFFTにより算出された周波数誤差は $(\Omega_{01}/2\pi) = \Delta f = f_s \times k/(2N)$ として得られる(f_s : サンプリング周波数例えば336kHz、N: FFTサイズ、例えば1024)。 $\exp(j\Omega_{01}t)$ の乗算は時間 t が量子化され、 $t[i] = k/f_s$ となっているため、 $\exp(j\Omega_{01}t) = \exp(jk2\pi/2N)$ となり、FFTに使用する三角関数テーブルと一致する。従って信号発生器25においてcos、sinの演算は必要とせず、FFTに用いた対応するものを用いればよい。

【0011】周波数誤差補正されたI、Q信号はデシメーションフィルタ27で、測定に必要な最小の帯域は制限され、かつ演算を高速に実行するために、デシメーション(間引き)される。 $\pi/4$ DQPSK変調波の場合は、ルートナイキストフィルタの帯域幅がシンボル周波数の2倍であるから、この通過周波数成分を完全に通過させるには、デシメーションフィルタ27の帯域幅は少なくともシンボル周波数の4倍必要となる。つまりサンプリングレートはシンボルレートの4倍以上とする必要がある。デシメーションフィルタ27の出力をルートナイキストフィルタ28に通してシンボル点が収束するようにしてクロック遅延評価部29へ供給する。

【0012】クロック遅延評価部29では、シンボルタイミングおきの信号の振幅の分散を求め、それが最小となるタイミングをクロック遅延とする。つまり入力されたI、Q信号の振幅($I^2 + Q^2$)の系列の各値 $x(i, k)$ に対し、例えば図3Aに示すように、シンボル周期ごとの番号 i と各シンボル周期内の番号 k とを付け、分散 $\sigma(k)^2$ を次式で求める。

【0013】

$$\sigma(k)^2 \equiv \sum (x(i, k) - \text{avg } x)^2$$

$$\text{avg } x \equiv (\sum x(i, k)) / N$$

Σ は $i=0$ から $N-1$ まで、 N は規格で決った値であり、1バースト中に含まれているシンボルの数と対応した値(この例では4倍)よりわずかに小さい値である。 k がシンボルタイミングと一致すると、図3Bに示すように、分散 $\sigma(k)^2$ は急激に小さくなる。この k の値がクロック遅延である。このクロック遅延をサンプリングレートに対応した分解能以上で求めるためには振幅 $x(i, k)$ 間を適当な次数(例えば3次程度)の曲線で補間してやればよい。例えば3次中点補間公式により補間を3回繰返し返せば8倍補間となり、もとがシンボルレートの4倍であるからシンボルレートの32倍と対応した分解能でクロック遅延を求めることができる。

【0014】クロック遅延評価部29では周波数誤差 Ω_{02} と、I、Q原点オフセットのおおよその値を同時に求

める。 $\pi/4$ DQPSKの場合は、シンボル間の位相差は45度の整数倍である。つまり例えば図3cに示すように、I、Q平面上の $\pi/4$ 順次ずれた信号点 $P_1 \sim P_8$ の何れかである。シンボル間の位相差が45度の整数倍からのずれ $\Delta\theta$ は周波数誤差にもとづくものである。各シンボル間の位相差 $(\tan^{-1}(I_{i+1}/Q_{i+1}) - \tan^{-1}(I_i/Q_i))$ を $\pi/4$ で割り、その剰余 $\Delta\theta_i$ の推移が例えば図3Dに示すようになり、周波数誤差 Ω_{02} は次式で求められる。

$$【0015】 \Omega_{02} \equiv \Sigma \Delta\theta_i / (N \times 2\pi \Delta t)$$

Σ は $i=0$ から N まで

N は前記分散 $\sigma(k)^2$ を求める時の N と同一値、 Δt はシンボル周期である。復調信号点の原点が図4Aに示すようにI、Q原点上において I_0 、 Q_0 とずれている場合においても復調信号点グループAとBの中点はほぼ I_0 、 Q_0 、信号点グループCとDの中点はほぼ I_0 、 Q_0 、信号点グループEとFの中点はほぼ I_0 、 Q_0 、信号点グループGとHの中点はほぼ I_0 、 Q_0 の関係にある。従って各信号点A～Hの重心 $(A_x, A_y) \sim (H_x, H_y)$ を求め、その中点群の重心を求めれば原点オフセット (I_0, Q_0) とすることができる。

【0016】信号点Aグループの重心は各点の位置を (A_{xi}, A_{yi}) 、 $i=0 \sim Na$ とすると次式で求められる。

$$A_x = \Sigma A_{xi} / Na, \quad A_y = \Sigma A_{yi} / Na$$

Σ は $i=0$ から Na まで、バースト中における Na は信号点Aグループ中の信号数

以下同様に信号点B～Hの各グループの重心を求める。

【0017】重心 (A_x, A_y) と (B_x, B_y) の中点を M_{ab} (M_{abx}, M_{aby})は

$$M_{abx} = (A_x + B_x) / 2, \quad M_{aby} = (A_y + B_y) / 2$$

で求まる。以下同様に重心CD間、EF間、GH間の中点 M_{cd} 、 M_{ef} 、 M_{gh} を求めこれら中心の重心 M (M_x, M_y)を次式で求める。

$$M_x = (M_{abx} + M_{cdx} + M_{efx} + M_{ghx}) / 4$$

$$M_y = (M_{aby} + M_{cdy} + M_{efy} + M_{ghy}) / 4$$

原点オフセット $(I_0, Q_0) = (M_x, M_y)$ である。

【0018】クロック遅延評価部29で得られた周波数誤差 Ω_{02} の補正信号 $\exp(j\Omega_{02}t)$ を信号発生器31より発生し、この補正信号をデシメーションフィルタ27の出力I、Q信号に乗算して周波数誤差を補正する。この補正処理に用いた周波数誤差 Ω_{02} が所定値以上かを判定部33で調べ、所定値以上であれば乗算器32の出力をルートナイキストフィルタ28に通し、その出力をクロック遅延評価部29で再び評価し、同様の周波数補正を行い、周波数誤差 Ω_{02} が所定値以下になるまでこのことを繰返す。

【0019】周波数誤差 Ω_{02} が所定値以下になれば乗算

器32の出力はルートナイキスト遅延及びデシメーションフィルタ34へ通され、クロック遅延の補正と、シンボル点のみを残し、他の間引とこの遅延補正はクロック遅延評価部29で求めたクロック遅延量 $k(\Delta t)$ に応じたフィルタ34の係数に設定して行う。このようにしてシンボルと同期したサンプルデータ中のシンボル点のみの信号が得られ、この信号中から復調同期検出部35で復調がなされ、かつ、同期シンボル(PDC、NADCの場合)が検索され、これとの同期がとられて参照信号発生器36へ供給される。

【0020】このようにして復調されたデータを理想データと推定し、これと対応した変調信号(理想信号)が理想信号発生器36から発生される。この理想信号とフィルタ34からの受信I、Q信号とが信号パラメータ評価部37に入力されて、変調精度パラメータ A_0 、 σ_0 、 θ_0 、 Ω_0 が演算される。この演算は従来と同様の手法で行えばよい。この演算はシンボル同期ごとに行われ、従来より演算器が著しく少ない。この演算結果が適切なものであるかを判定部38で判定し、適切でなければ補正演算部39で $\theta = \Omega_0 k + \theta_0$ 、 $\sigma_0 k + j\theta$ (k は量子化時刻)を求め、信号発生器31から $A_0 \exp(\sigma_0 k + j\theta)$ を発生させる。フィルタ27の出力I、Q信号に対する補正を行う。つまりフィルタ27の出力信号に対し、周波数補正、初期位相設定、振幅正規化などの処理を行う。

【0021】フィルタ34よりの受信I、Q信号と理想信号とは誤差ベクトル評価部41へも供給され、最終的に最適化されたパラメータ群より変調精度パラメータ(誤差ベクトル ϵ)を従来と同様の手法で求める。判定部42により、この誤差ベクトル ϵ が最小になるようにクロック遅延量を Δt だけ変化させるように信号発生器31の発生信号の位相を制御し、またフィルタ34を制御し、乗算器32の出力信号に対して再び同様の処理を行う。誤差ベクトル ϵ が最小となったと判定されると、測定結果が表示部43に表示される。このクロック遅延量 Δt の調整は例えばクロック遅延評価部29で求めたクロック遅延量の分解能の $1/2 \sim 1/8$ 程度とし、適当回数 Δt を与えてみる。この際与える Δt を $1/2$ 、 $1/4$ 、 $1/8$ と順次小さくしてもよい。

【0022】以上の処理手順を図5に示す。例えばサンプリング周波数が366kHzの複素データが取込まれ(S_1)、このデータからバースト部分が取出され(S_2)、その部分に対し複素FFTを行い、その結果からおおよその周波数誤差 Ω_{01} を求める(S_4)、その Ω_{01} を用いて前記バースト部分の信号に対し、周波数誤差補正がなされ(S_5)、その補正された信号に対し、ナイキストデシメーションフィルタにより帯域制限され、かつ間引されてサンプリングレートが84kHzとされ(S_6)、この信号についてクロック遅延、周波数誤差 Ω_{02} 、原点オフセット B_0 が分散法により求められ(S

7)、ステップS₆で得られたナイキストデシメーションフィルタの出力(中間データと呼ぶ)に対し、周波数誤差補正が行われ(S₈)、クロック遅延 Ω_0 が所定値以下になったかが判定され(S₉)、所定値以下でなければステップS₇に戻り、所定値以下なら、フィルタ34でクロック遅延量が補正すると共にシンボル周期までデシメートされ(S₁₀)、その後、変調精度パラメータ算出が行われる(S₁₁)。その結果、誤差ベクトル ϵ が最小になったかの判定がなされ(S₁₂)、最小になっていなければ調整すべきクロック遅延 Δt が設定されてステップS₁₀に戻り(S₁₃)、 ϵ が最小なら演算変調精度パラメータの表示が行われる(S₁₄)。

【0023】この発明は $\pi/4$ DQPSK変調波のみならず、PSK、QAM、GMSなどの他の直交変調波の変調精度パラメータの測定にも適用できる。

【0024】

【発明の効果】以上述べたようにデシメーションフィルタ27により、変調形式乃至信号の種類に応じた必要最小限のサンプリングレートに落され、前記側ではシンボルレートの4倍のサンプリングレートの信号とされ、この信号に対してクロック遅延が振幅分散法により求められるため、サンプリングレートが低く、かつ複素信号ではなく $I^2 + Q^2$ の実数演算で済むため、演算回数が少なく済み、前記補間法によりクロック遅延量を可成り高い精度で求めることができ、このような補間を行っても従来の複素中間周波信号に対しディジタルフィルタ処理を行う場合の演算量よりは著しく少ないものとなる。

【0025】周波数誤差が大きいと、フィルタ28で信号が大きく歪むが、FFT演算部24で概略の周波数誤

差 Ω_0 を求め、その誤差を補正することにより、クロック遅延評価部29で正しく評価することができる。その際、 Ω_0 の補正はFFTに用いた $\cos \Omega_0 t$ 、 $\sin \Omega_0 t$ の値を利用でき、演算量が少なくて済むし、FFT演算は市販品のチップを用いて瞬時的に行うことができる。

【0026】また変調精度パラメータや誤差ベクトルの演算部37、41はシンボルレート周期で演算を行えばよく、この演算も従来の演算量の例えば1/5になり、全体としての演算時間が短くなる。更にクロック遅延 Δt 調整することを繰返して、誤差ベクトルが小さくなるようにしているため、従来よりも高い精度でパラメータを求めることができる。

【0027】なお、原点オフセットの演算も従来の手法より可成り簡単な手法で行っている。

【図面の簡単な説明】

【図1】変調精度測定装置の全体の一般的構成を示すブロック図。

【図2】この発明の実施例を機能構成として示すブロック図。

【図3】Aはクロック遅延評価部に入力されるデータ系列の振幅系列を示す図、Bはkの値に対する共分散値の変化状態の例を示す図、Cは復調データの符号点のばらつき状態の例を示す図、Dは1つの信号点グループにおける基準に対する偏差角度の系列例を示す図である。

【図4】Aは復調データの符号点分布の例を示す図、Bはその各符号点グループの重心を示す図である。

【図5】図2に示したこの発明の実施例の処理手順を示す流れ図。

【図1】

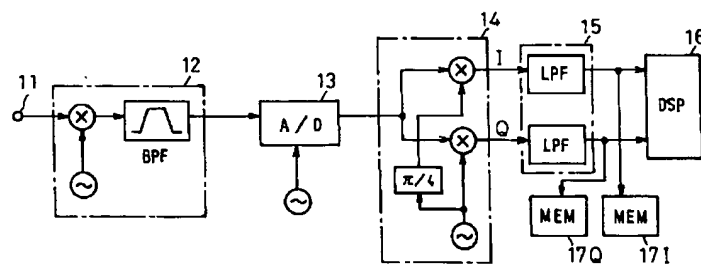
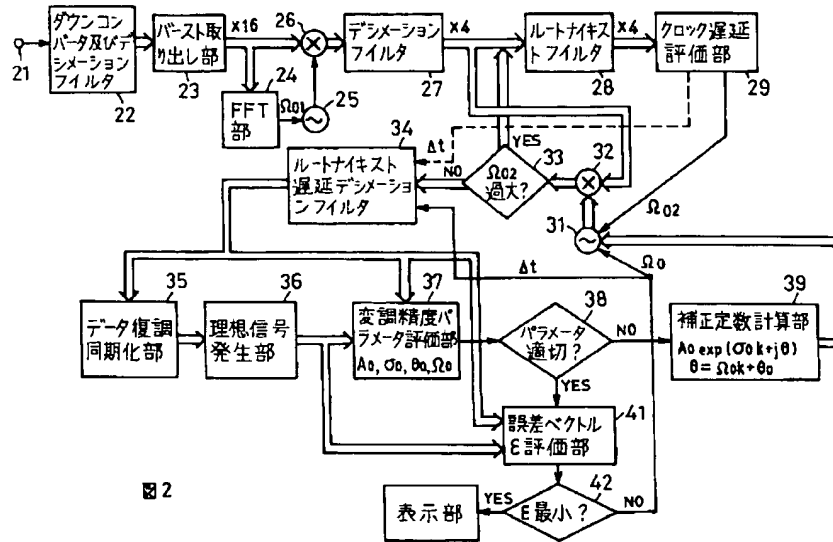


図1

【図2】



【図3】

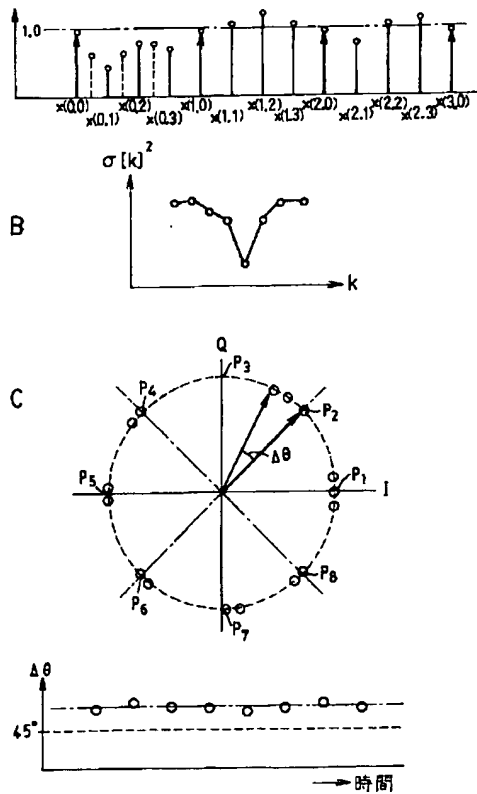


図3

【図4】

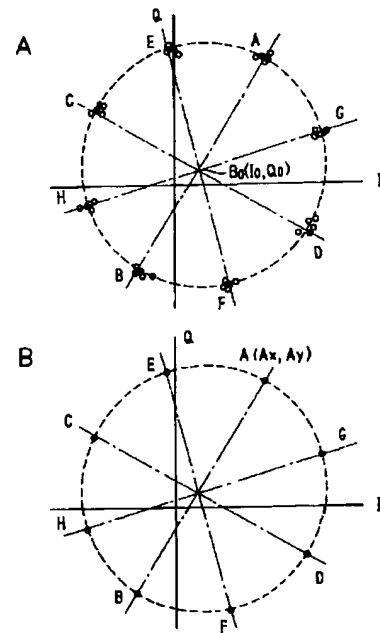


図4

【図5】

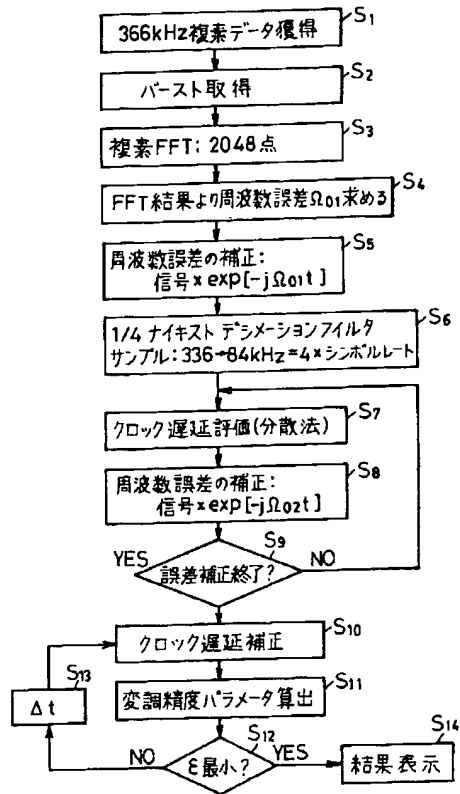


図5